

# TEK/NAT Kursrapport

Kurs Digitalteknik	Kurskod 5EL006	Poäng 7,50	År 2019	Start v. 04
Institution Institutionen för tillämpad fysik och elektronik		Antal registrerade (män/kvinnor) 43 (37/6)	Antal aktiva studenter (deltagit i minst en examinerande del) 0	
Genomströmning (i %) och betygsutfall efter första tillfälle för examination (för varje betyg som satts på kursen ange antal som uppnått detta på formen ??? Genomströmning: 77% Betyg: 3(6) 4(11) 5(16)				

Hur mycket schemalagd lärar-/assistent-ledd tid har studenten tillgång till på kursen?

18 timmar föreläsning, 60 timmar laborationer.

Hur är undervisningen upplagd?

Föreläsningar som beskriver olika viktiga delmoment, följt av laborationer på dessa.

För vart och ett av lärmålen (FSR:en) i kursplanen, beskriv kortfattat hur det examineras.

redogöra för relevanta begrepp inom området digital teknik,

Tentamen

genomföra konvertering mellan de decimala, binära och hexadecimala talsystemen,

Laboration samt tentamen

överföra informationen i en sanningstabell till ett funktionsuttryck och tvärtom,

Laboration samt tentamen

beskriva metoder för minimering av digitala funktioner,

Laboration samt tentamen

tolka och förklara kombinatoriska funktioner och sekvensfunktioner,

Laboration samt tentamen

beskriva funktionen hos grindar och vippor,

Laboration samt tentamen

tolka och rita tidsdiagram och tillståndsdigram,

Laboration samt tentamen

tolka och förklara funktionen i några speciella digitala kretsar som adderare, komparator, avkodare, ankodare, multiplexer, demultiplexer, räknare, skiftregister,

Laboration samt tentamen

tolka och rita ett fullkomligt kopplingsschema, och göra en konkret koppling av funktionen,

Laboration samt tentamen

beskriva några viktiga parametrar i TTL-, CMOS- och HCMOS-familjernas specifikationer samt tolka information som symbolschema och funktionstabell i datablad,

Tentamen

beskriva och utföra konstruktioner av kombinatoriska nät och sekventiella nät med funktionsbeskrivningar i VHDL eller med strukturell VHDL,

Laboration samt tentamen

förklara skillnaden mellan parallell och sekventiell VHDL,

Tentamen

översiktligt beskriva teknologier för PLD-, CPLD och FPGA-kretsar,

Tentamen

kontrollera funktionsbeskrivningen med simulering eller testbänk,

Laboration samt tentamen

utföra syntetisering och programmering av PLD/CPLD/FPGA-kapslar.

Laboration

Beskriv hur betygssättningen på kursen fungerar. (Vilka betyg ges på kursen och hur sker bedömningen, dvs vilka delar betygssätts och hur vägs de samman? Finns det skrivtliga betygsriterier och/eller lärmål (FSR) för de olika betygen?)

Slutbetyget bestämdes till största delen av resultatet på tentamen, med en bonus om man hade godkänt på en frivillig laboration. Kursen ger ingenjörsbetyg, dvs U/3/4/5.

Samläses denna kurs med andra kurser??

Ja

Om ja, hur många?

1

Hur stor andel av kursen samläses?

75%

Samläser flera program denna kurs?

Nej

Om ja, hur många?

Arbetar studenterna i projektform på kursen?

Nej

Om ja, uppskattad omfattning i poäng på projektdelen:

Antal projekt som varje student deltog i:

Antal studenter i projektgrupp:

Förväntades studenterna använda en projektmetodik för dokumentation och styrning (tex LIPS)?

Hur skedde indelning av studenter i projektgrupper?

Har studenterna uppmanats föra projektdagbok?

Om ja, Har dagboken utgjort grund för examination?

Kursens samverkan med forskning

Ingen samverkan med forskningsverksamhet förekommer på kursen

Annan samverkansform, nämligen:

Kursens samverkan med näringsliv eller offentlig verksamhet

Lärare/industridoktorander/adjungerade lärare med bakgrund från eller parallell verksamhet inom näringsliv eller offentlig verksamhet är aktiva på kursen

Annan samverkansform, nämligen

Genomförda förändringar till detta kurstillfälle

Föreläsning två och tre helt omgjorda.

Förändringsförslag från föregående kursrapport

Inga

## Lärare

Information om inblandade lärare

Kursansvarig

Ola Ågren

Antal övrig personal som ej föreläser

0

Antal övriga föreläsare

0

Hur stor del av den schemalagda tiden på kursen undervisas av forskande lärare (dvs lärare med mer än 25% forskning i sin tjänst)?

0%

Hur stor del av den schemalagda tiden på kursen undervisas av lärare verksamma i näringsliv/offentlig verksamhet (dvs lärare med mer än 25% av sin tjänst förlagd till näringsliv/offentlig verksamhet)?

0%

## Kursvärd.

<i>Totalt antal svarande</i> 10
<i>Sammanställningsdatum</i> 2019-06-06
<i>När genomfördes kursvärderingen?</i> Efter genomfört första examinationstillfälle
<i>För varje lärmål på kursen ange hur stor del av de studerande som uppger att det har behandlats på kursen - ange svaret i procent på formen har behandlats/har inte behandlats/vet ej</i>  <i>redogöra för relevanta begrepp inom området digital teknik,</i> 90/10/0  <i>genomföra konvertering mellan de decimala, binära och hexadecimala talsystemen,</i> 80/20/0  <i>överföra informationen i en sanningstabell till ett funktionsuttryck och tvärtom,</i> 90/10/0  <i>beskriva metoder för minimering av digitala funktioner,</i> 90/10/0  <i>tolka och förklara kombinatoriska funktioner och sekvensfunktioner,</i> 90/10/0  <i>beskriva funktionen hos grindar och vippor,</i> 100/0/0  <i>tolka och rita tidsdiagram och tillståndsdigram,</i> 90/10/0  <i>tolka och förklara funktionen i några speciella digitala kretsar som adderare, komparator, avkodare, ankodare, multiplexer, demultiplexer, räknare, skiftregister,</i> 80/10/10  <i>tolka och rita ett fullkomligt kopplingsschema, och göra en konkret koppling av funktionen,</i> 100/0/0  <i>beskriva några viktiga parametrar i TTL-, CMOS- och HCMOS-familjernas specifikationer samt tolka information som symbolschema och funktionstabell i datablad,</i> 80/20/0  <i>beskriva och utföra konstruktioner av kombinatoriska nät och sekventiella nät med funktionsbeskrivningar i VHDL eller med strukturell VHDL,</i> 90/10/0  <i>förklara skillnaden mellan parallell och sekventiell VHDL,</i> 90/10/0  <i>översiktligt beskriva teknologier för PLD-, CPLD och FPGA-kretsar,</i> 70/10/20  <i>kontrollera funktionsbeskrivningen med simulering eller testbänk,</i> 80/20/0  <i>utföra syntetisering och programmering av PLD/CPLD/FPGA-kapslar.</i> 80/10/10

## Sammanf.

<i>Sammanfattning av åsikterna i kursvärderingen - positivt och negativt kring föreläsningar, seminarier, grupparbeten, laborationer, examination etc</i> En konkretisering av föreläsningarna är önskvärda, speciellt testbäddar.
<i>Lärarnas synpunkter på kursens innehåll och genomförande</i>

Kursen drabbades av att projektorn vägrade fungera under de första föreläsningarna, det gick betydligt bättre efter att den kom igång igen.  
En av de tio som gjort utvärderingen är mycket missnöjd över den kurs som varit och ytterligare en anser att vi inte har tagit upp vissa delar av kursen ordentligt. Håller definitivt med om att skiftregister och testbädden inte kom fram ordentligt under denna kursen - se nedan.

*Förslag till nästa kurstillfälle - ange vem som ansvarar för förändringen*

De slides som har med skiftregister och testbädd ska skrivas om - ansvarig Ola Ågren

*Bör kursplanen ändras till nästa kurstillfälle - vem ansvarar i så fall för att förändringen görs?*

Nej

## Granskn.

*Granskare lärare (CAS-identitet)*

olaagn87 [Ågren, Ola]

*Granskare student (CAS-identitet)*

beta0008 [Törnkvist, Betty]

*Granskare studieadministratör (CAS-identitet)*

mafa0129 [Falk, Marika]

*Eventuella kommentarer på granskningsprocessen*